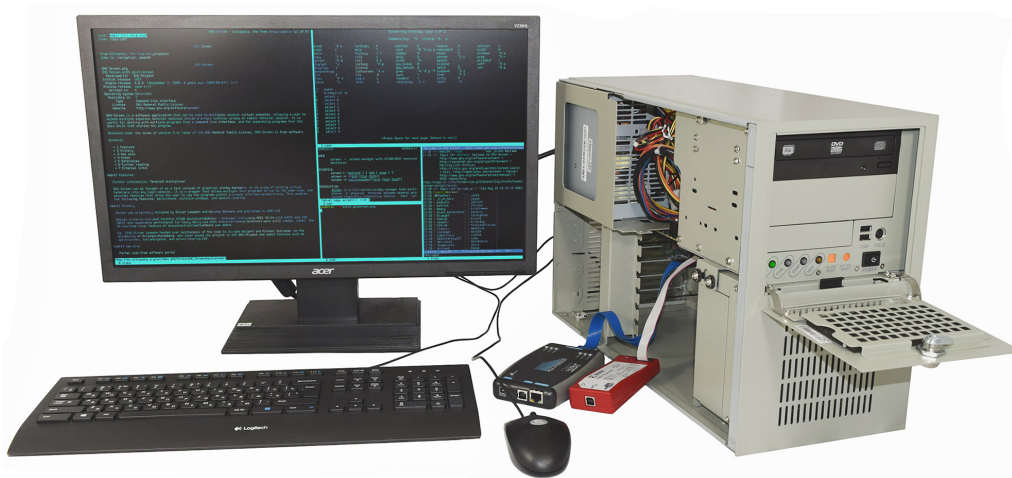


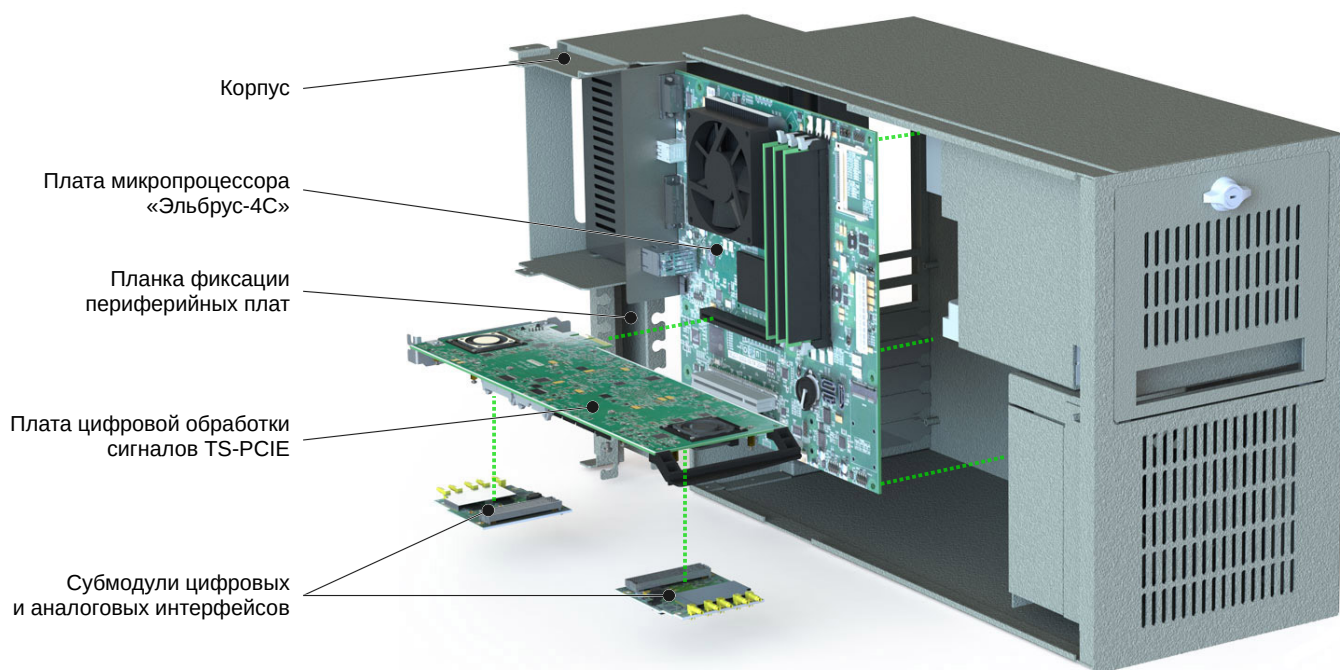
# SET-SDKIT-PRM Система разработки SET-SDKIT-PRM



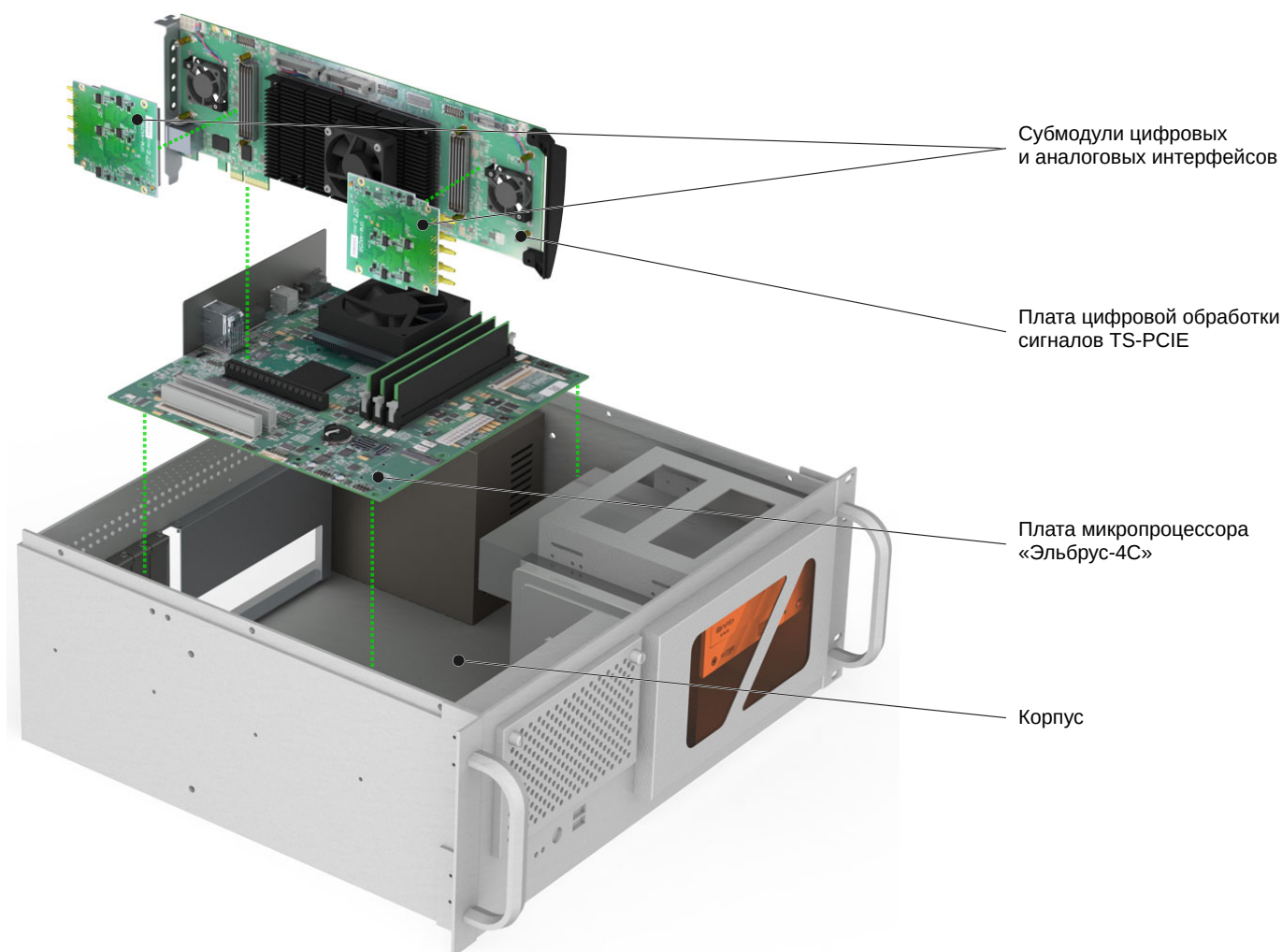
## Краткий обзор

- Система разработки «SET-SDKIT-PRM» предназначена для проектирования систем на базе современных микропроцессоров «Эльбрус-4С», российского производства, в сочетании с платами FPGA и DSP-процессоров производства ЗАО «Скан Инжиниринг Телеком»
- В компактном корпусе системы сочетаются возможности следующих модулей: микропроцессора общего назначения, FPGA, DSP и набора субмодулей, что позволяет разрабатывать комплексы широкого спектра применения: цифровая обработка сигналов, обработка и анализ потоков данных, цифровые коммуникации, комплексы цифровой радиосвязи и т. д.
- Эффективное решение для разработки, позволяющее разработанные проекты FPGA Kintex-7, приложения исполняемые на процессоре общего назначения, программное обеспечение FPGA и DSP, адаптировать к использованию на целевых комплексах производства ЗАО «Скан Инжиниринг Телеком» в форм-факторах VPX или MicroTCA
- В качестве периферийных плат используются платы: TS-PCIE с FPGA Xilinx Kintex-7 и DSP TMS320C6670 Texas Instruments
- Широкий набор субмодулей FMC производства ЗАО «Скан Инжиниринг Телеком», с набором микросхем аналого-цифровой обработки, коммуникационных интерфейсов, радиоинтерфейсов
- Комплект поставки включает набор базового ПО для проверки взаимодействия микропроцессора «Эльбрус-4С», FPGA и DSP
- Поддержка системообразующего программного обеспечения SETFabric-Stream PE (обеспечивает межмодульное взаимодействие с высокоскоростной потоковой передачей данных)
- Система разработки может поставляться с ОС реального времени «Эльбрус» или ЗОСРВ «Нейтрино» (КПДА.10964-01)
- В случае поставки с ЗОСРВ «Нейтрино» (КПДА.10964-01) обеспечивается максимальная интеграция ПО TS-PCIE с комплектом разработчика для платформы «Нейтрино-Эльбрус»
- Вывод необходимого набора дополнительных опциональных интерфейсов от платы TS-PCIE и платы микропроцессора «Эльбрус-4С»
- Гибкая комплектация необходимым набором накопителей (HDD, mSATA SSD и CompactFlash)
- Возможность создания целевого комплекса сбора и обработки сигналов, цифровых коммуникаций на базе системы разработки при минимальных затратах времени и ресурсов

## Техническое исполнение системы разработки



Вариант «Desktop»



Вариант «Rackmount»



## Общие сведения о системе разработки

Система разработки «SET-SDKIT-PRM» представляет собой промышленный компьютер, включающий в себя следующие элементы:

- корпус промышленного исполнения;
- плату на базе микропроцессора «Эльбрус-4С»;
- плату цифровой обработки сигналов TS-PCIE;
- набор субмодулей FMC аналоговых и цифровых интерфейсов.

В состав системы разработки также может входить базовый или специализированный набор ПО. Базовый набор включает в себя комплект драйверов необходимых для проверки взаимодействия микропроцессора «Эльбрус-4С», FPGA и DSP модулей.

Специализированное ПО для модулей FPGA и DSP включает в себя набор дополнительного ПО, обеспечивающего расширенный функционал системной платформы SET-SDKIT-PRM, в т. ч. аппаратные IP-ядра для модулей FPGA нашей разработки, ПО взаимодействия FPGA-CPU/DSP-CPU для высокоскоростного обмена данными между функциональными модулями или ПО, разработанное по техническим требованиям заказчика.

Системообразующее ПО SETFabric-Stream PE обеспечивает заказчику единую среду высокоскоростного обмена данными между функциональными модулями и позволяет значительно снизить сроки разработки заказчиком собственных устройств.

Все поставляемое ПО проходит проверку в составе системной платформы SET-SDKIT-PRM, в т. ч. длительными тестами на работоспособность и функциональность.

## Аппаратная часть системы разработки

Несущая плата, с установленным микропроцессором «Эльбрус-4С», конструктивно выполнена в виде платы стандарта mATX. На несущей плате расположены: микропроцессор, оперативная память и набор интерфейсов внешнего взаимодействия USB, Ethernet, RS-232, DVI. Основной набор интерфейсов располагается непосредственно на планке ATX платы. Дополнительно можно вывести интерфейсы USB и RS-232 с разъемов, расположенных на плате. Вывод на корпус осуществляется выносными монтажными планками, устанавливаемыми на места заглушек PCI.

Основные характеристики несущей платы микропроцессора «Эльбрус-4С» приведены в таблице 1.

Таблица 1: Основные характеристики микропроцессора

Характеристика	Значение
Тип микропроцессора	Эльбрус-4С (1891ВМ8Я)
Количество микропроцессоров	1
Рабочая тактовая частота микропроцессора, МГц	800
Число ядер	4
Операций в такт (на ядро)	До 23
Пиковая производительность, млрд. оп./с	107
Кэш-память 1-го уровня (на ядро), кбайт	Для данных: 64, для команд: 128
Кэш-память 2-го уровня (универсальная), Мбайт	8
Оперативная память DDR3-1600 с поддержкой ECC, Гбайт	до 24
Видеоподсистема	1 × выход DVI+VGA (совмещенный). Возможно подключение двух мониторов через переходник (в комплекте). Разрешение: 1920 × 1080
Сетевые интерфейсы	1 × Ethernet 10/100/1000 Мбит/с
Аудиокарта	AC97
Хранение информации	До 2 SATA 2.0 ёмкостью до 1 Тбайта, разъем для карты CompactFlash на материнской плате, разъем для mSATA SSD на материнской плате
<b>Порты ввода/вывода<sup>1</sup></b>	
8 × USB 2.0:	4 разъёма на задней панели, 2 разъёма на передней панели, 2 внутренних порта на материнской плате
2 × RS-232:	1 внешний разъем, 1 внутренний разъем
Audio	2 разъёма для подключения аудио (вход/выход, стерео)
Тип блока питания	ATX

*Продолжение таблицы на следующей странице*

<sup>1</sup> Для микропроцессора указано максимальное количество интерфейсов USB и RS-232, часть интерфейсов требует вывода на корпус блока с платы микропроцессора. Необходимость вывода этих интерфейсов уточняется для каждого заказа индивидуально.

Продолжение таблицы 1

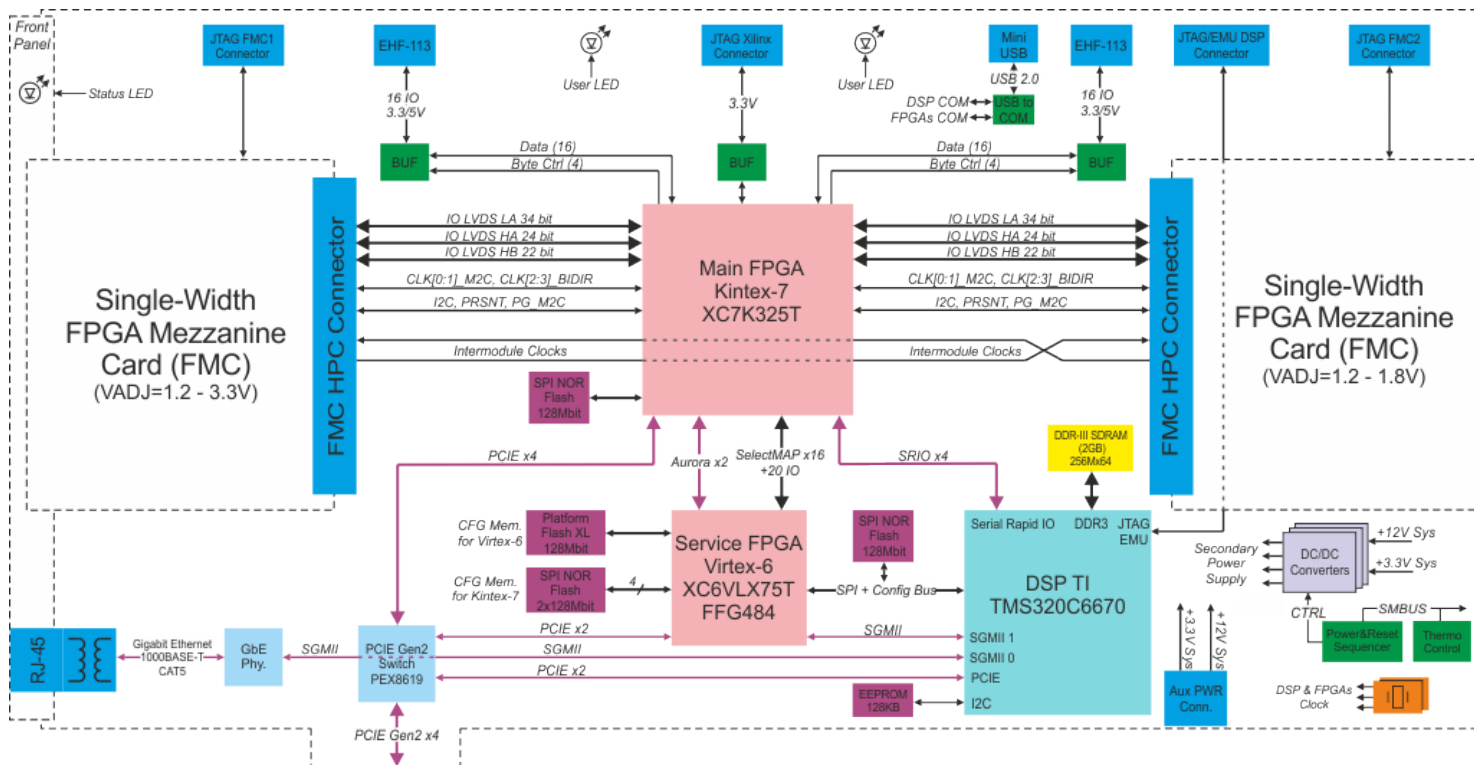
Характеристика	Значение
Входное напряжение, В	115–230
Частота входного напряжения, Гц	47-63
Номинальная выходная мощность, Вт	450

Плата цифровой обработки сигналов TS-PCIE конструктивно выполнена в виде платы PCIe стандартной высоты полной длины, устанавливаемой в слот платы микропроцессора напрямую либо через райзер-карту. Основными элементами платы являются FPGA Xilinx Kintex-7 и DSP TMS320C6670 Texas Instruments. Основные характеристики платы TS-PCIE приводятся в таблице 3.

На плату TS-PCIE возможно установить до двух субмодулей стандарта FMC. Интерфейсы первого субмодуля при этом выведены на планку ATX, интерфейсы второго субмодуля выводятся на корпус с помощью выносной монтажной планки. Модельный ряд выносных монтажных планок согласовывается при заказе.

Таблица 2: Основные характеристики платы TS-PCIE

Характеристика	Значение
Соответствие стандартам	PCIe 2.0 Base Specification
Форм-фактор	PCIe стандартной высоты, полной длины
Установленная основная FPGA	Xilinx Kintex-7 с поддержкой установки кристалла от XC7K325T до XC7K410T с производительностью свыше 2,8 ТМАС/с
Установленный DSP	Четырёхъядерный Texas Instruments TMS320C6670
Установленная дополнительная FPGA	Xilinx Virtex-6, используемая для конфигурирования основной FPGA через PCIe и из встроенной памяти NOR Flash 256 Мбит
Память DSP	64-х разрядный банк памяти DDR3 2 Гбайт
Возможность установки субмодулей FMC	До двух субмодулей в соответствии ANSI/VITA 57.1 FPGA Mezzanine Card (FMC) Standard с поддержкой HPC интерфейса
Поддерживаемые системные интерфейсы	Gigabit Ethernet и PCIe 2.0 x4



Функциональная блок-схема платы TS-PCIE

## Комплектация системы разработки

Таблица 3: Основной набор субмодулей и его краткие характеристики

Субмодуль FMC	Краткие характеристики
SFM-1A2500	Один канал АЦП: 10 бит 2488 МГц
SFM-1A4000	Один канал АЦП: 12 бит 4000 МГц, два канала: 12 бит 2700 МГц
SFM-1A5000	Один канал АЦП: 10 бит 5000 МГц, два канала: 10 бит 2500 МГц или четыре канала: 10 бит 1250 ГГц
SFM-4A250	Четыре канала АЦП: 14 бит 250 МГц
SFM-4A1000	Четыре канала АЦП: 14 бит 1000 МГц
SFM-8A250	Восемь каналов АЦП: 14 бит 250 МГц
SFM-16A125	Шестнадцать каналов АЦП: 16 бит 125 МГц
SFM-4D250	Четыре канала ЦАП: 16 бит 250 МГц
SFM-4D1000	Четыре канала интерполирующих ЦАП: 16 бит 1000 МГц
SFM-2A250-2D1000	Два канала ЦАП: 16 бит 250 МГц, два канала ЦАП: 16 бит 1000 МГц
SFM-2A1000-2D1000	Два канала ЦАП: 12 бит 1000 МГц, два канала ЦАП: 16 бит 1000 МГц
SFM-2F10G	Два полнодуплексных оптических канала 10 Gigabit Ethernet, поддержка SFP+ в стандарте IEEE 802.3ae 10GBASE-SR/LR
SFM-2F10S	Два полнодуплексных оптических канала 10 Гбит/с, поддержка 10 Gigabit SONET/SDH OC-192, 10 Gigabit Ethernet, 10 Gigabit Fiber Channel
SFM-IO	48 линий ввода/вывода с побайтным разбиением направления передачи
SFM-RS	8 дифференциальных приёмопередатчиков цифрового ввода/вывода соответствующих требованиям стандартов EIA RS-485 и RS-422
SFM-MLVDS	32 линии двунаправленного ввода/вывода дифференциальных сигналов M-LVDS TIA/EIA-899 (тип 2)
SFM-30RF	Два приёмных канала ЦАП с квадратурным демодулятором и усилителем/аттенуатором, два передающих канала ЦАП с квадратурным модулятором, рабочая полоса частот: 400–3000 МГц
SFM-400RX	Два независимых канала приёма аналоговых радиосигналов с квадратурным демодулятором, усилителем и АЦП 14 бит 1000 МГц, рабочая полоса частот: 400...6000 МГц
SFM-400TX	Два независимых канала формирования аналоговых радиосигналов с квадратурным демодулятором и ЦАП 16 бит 1125 МГц, рабочая полоса частот: 400...6000 МГц



Для предоставления пользователю максимально гибкого набора интерфейсов платы TS-PCIE сотрудниками ЗАО «Скан Инжиниринг Телеком» разработан ряд выносных монтажных планок, устанавливаемых на заднюю панель корпуса. Комбинирование разъемов на планках позволяет вывести с платы TS-PCIE сигналы отладочных интерфейсов и дополнительных линий взаимодействия. Варианты выносных монтажных планок и варианты разъемов представлены на рисунке.

### Вывод портов FMC1 JTAG и FMC2 JTAG

- Разъем FMC2 JTAG
- Разъем FMC1 JTAG
- Монтажная планка
- Разъем D-SUB-15 (FMC1 JTAG) на монтажной планке
- Разъем D-SUB-15 (FMC2 JTAG) на монтажной планке

### Вывод портов FPGA JTAG и DSP JTAG

- Разъем DSP JTAG
- Разъем FPGA JTAG
- Монтажная планка
- Разъем EQCD-020 (DSP JTAG) на монтажной планке
- Разъем D-SUB-15 (FPGA JTAG) на монтажной планке

### Вывод разъемов с портов IO FMC

- Разъем «IO PORT 2»
- Разъем «IO PORT 1»
- Монтажная планка
- Разъем D-SUB-26 («IO PORT 1») на монтажной планке
- Разъем D-SUB-26 («IO PORT 2») на монтажной планке

### Вывод разъемов с FMC2

- Субмодуль FMC2
- Субмодуль FMC1
- Монтажная планка
- Разъемы SSMC на монтажной планке

### Вывод портов USB и SSMC

- Разъем USB для отладки FPGA и DSP
- Разъем RS-485
- Разъемы SSMC
- Монтажная планка
- Разъем D-SUB-26 (RS-485) на монтажной планке
- Разъемы SSMC на монтажной планке
- Разъем USB-A на монтажной планке

## Корпус системы разработки

Промышленный корпус системы разработки «SET-SDKIT-PRM» обеспечивает размещение в нем несущей платы форм-фактора mATX с микропроцессором «Эльбрус-4С» и платы TS-PCIE формата PCIe стандартной высоты полной длины.

Для комплектования системы разработки могут использоваться следующие типы корпусов:

- настольного исполнения;
- высотой 2U, исполнение для установки в телекоммуникационную стойку 19";
- высотой 4U, исполнение для установки в телекоммуникационную стойку 19".

Корпус обеспечивает жёсткую фиксацию периферийных плат стандарта PCIe/PCI благодаря специализированной планке. На заднюю панель корпуса может быть выведен необходимый набор дополнительных внешних интерфейсов, в зависимости от потребностей конкретной поставки.

## Охлаждение системы разработки

Охлаждение модулей, устанавливаемых в корпус, обеспечивается принудительным воздушным потоком. В стандартной комплектации охлаждение модулей обеспечивается:

- для корпуса настольного исполнения — одним вентилятором диаметром 120 мм;
- для корпуса высотой 2U — двумя вентиляторами диаметром 70 мм;
- для корпуса высотой 4U — двумя вентиляторами диаметром 80 мм.

Необходимый поток воздуха рассчитывается инженерами ЗАО «Скан Инжиниринг Телеком».

Корпус настольного исполнения и корпус высотой 2U оборудованы платой мониторинга температуры, которая позволяет регулировать скорость вращения вентиляторов системы охлаждения в зависимости от температуры внутри корпуса. При достижении заданного температурного порога скорость вращения вентиляторов изменяется автоматически.

Воздух для охлаждения модулей забирается через решетки забора воздуха, расположенные в передней стенке корпуса, вывод воздуха осуществляется через заднюю стенку.

Для обеспечения высокой степени пылезащиты решетка забора воздуха в передней стенке корпуса оборудована противопылевым фильтром.

## Программное обеспечение

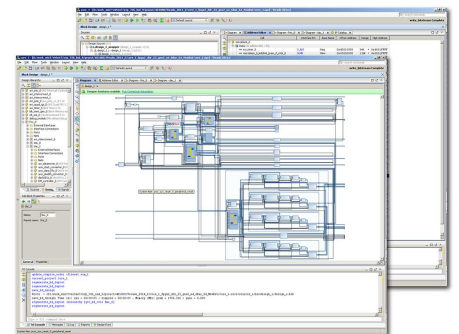
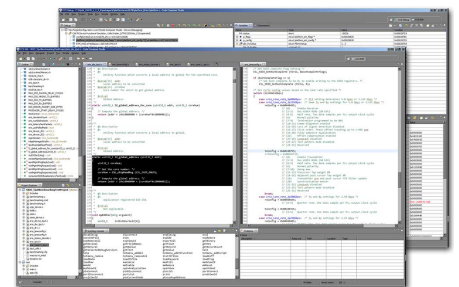
Для обеспечения потребностей разработчиков и ускорения цикла разработки программного обеспечения (ПО) система разработки может быть поставлена с одним из следующих наборов программного обеспечения:

- «Базовый набор»;
- «Расширенный набор».

В состав «Базового набора» ПО входит:

- ОС реального времени «Эльбрус»;
- драйверы и тесты ОС «Эльбрус», предназначенные для проверки взаимодействия микропроцессора «Эльбрус-4С» с submodule FMC и FPGA микросхемы, установленными на плате TS-PCIE;
- проекты для FPGA микросхемы с открытыми текстами исходных программ для среды Xilinx ISE 14.7;
- проекты для DSP с открытыми текстами исходных программ для среды Texas Instruments Code Composer Studio 5.4.

«Расширенный набор» ПО является гибким, может включать в себя ЗОСРВ «Нейтрино» (КПДА.10964-01), ПО для обработки потоковых данных с использованием максимальной пропускной способности шины PCIe по технологии «SETFabric-Stream PE» и их любые комбинации.





## Информация для заказа

Выбор варианта выносной монтажной планки и разъёмов, расположенных на её поверхности согласовывается на этапе формирования заказа.

Возможна разработка программного обеспечения на основе индивидуальных технических требований заказчика.

## Контактная информация



ЗАО «Скан Инжиниринг Телеком»  
Россия, 394030, г. Воронеж, ул. Свободы, 75  
Тел.: +7 (473) 272-71-01, факс.: +7 (473) 251-21-99  
[www.setdsp.ru](http://www.setdsp.ru)

Электронная почта:  
Отдел продаж: [sales@setdsp.ru](mailto:sales@setdsp.ru)

ООО «Скан Инжиниринг Телеком - СПб»  
Россия, 199106, г. Санкт-Петербург, 22-я линия В.О., д. 3, корп. 1, лит. М.  
Тел.: +7 (812) 406-99-95, +7 (812) 406-99-96  
[www.setdsp.ru](http://www.setdsp.ru)

Электронная почта:  
Отдел продаж: [sales.spb@setdsp.ru](mailto:sales.spb@setdsp.ru)